

X Всеукраїнська студентська науково - технічна конференція
"ПРИРОДНИЧІ ТА ГУМАНІТАРНІ НАУКИ. АКТУАЛЬНІ ПИТАННЯ"

УДК 004.2

Дуліб'яник Т. - ст. гр. ДК-51м

Національний технічний університет України "Київський Політехнічний Інститут імені Ігоря Сікорського"

**ОЦІНКА ЕФЕКТИВНОСТІ ВБУДОВАНИХ АРХІТЕКТУР ДЛЯ
САМОТЕСТУВАННЯ МІКРОСХЕМНОЇ ЛОГІКИ**

Науковий керівник: к.т.н., доц. Корнєв В.П.

Dulibianyk T.

National Technical University of Ukraine "Igor Sikorsky Kyiv Polytechnic institute"

**ESTIMATION OF EFFECTIVENESS OF BUILT-IN SELF-TEST
ARCHITECTURES**

Supervisor: Korniyev V.P.

Ключові слова: тестові архітектури, оцінка ефективності.

Key words: test architecture, effectiveness estimation.

Через не ідеальні умови виробництва кремнієвих мікросхем, є вірогідність того, що випущений пристрій буде бракованим. Зі збільшенням величини та складності цифрових схем все важливішим стає їх тестування, оскільки із ростом схеми росте й шанс появи дефекту. Тестування таких пристроїв, відповідно, теж складнішає та стає довшим. Щоб скоротити час тестування на кристалі, разом із основним пристроєм, почали будувати і тестувальні схеми. Це дало змогу перевіряючому пристрою працювати на частоті основного приладу, а також мати прямий доступ до внутрішніх ресурсів розробки. Таке рішення має позитивний вплив на час тестування, проте вимагає збільшення кількості апаратних ресурсів, і, як наслідок, збільшує площу кристалу ІС. Обидва ці параметри мають прямий вплив на вартість тестування. Зважаючи на це доцільним стає пошук оптимального, у фінансовому плані, рішення.

Ключовими блоками самотестувальної архітектури є генератор тестових послідовностей (test pattern generator — TPG), аналізатор вихідних даних (output response analyzer — ORA), блок керування та сама схема, що тестується.

Генератор, частіше за все, формується на основі лінійного генератора псевдовипадкових чисел (linear feedback shift register — LFSR), клітинного автомату чи іншої схеми генерації даних. Розгляд цього блоку є досить детальним, оскільки саме він визначає складність тестування генеруючи відповідні послідовності. Проте збільшення його складності веде до збільшення кількості потрібних апаратних ресурсів, що є фінансово неефективним. Аналізатором часто виступає багатовходовий регістр підпису (multi-input signature register — MISR), що являє собою систему зі згортки вихідних даних у цифровий підпис.

В доповіді розглянуто використання різних типів архітектур, генераторів тестових послідовностей та інших засобів, котрі впливають на ефективність тестування таких як наприклад використання тестових точок чи збільшення тривалості тестування.

Проаналізовано результати цих дослідів із точки зору ефективності, котра характеризується відношенням витрачених апаратних ресурсів на побудову цих засобів та часу витраченого на тестування до отриманого показника покриття дефектів.